

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2000194016 A**

(43) Date of publication of application: **14.07.00**

(51) Int. Cl.

G02F 1/1365
G09F 9/30

(21) Application number: **11351144**

(22) Date of filing: **10.12.99**

(30) Priority: **11.12.98 KR 98 9854557**
19.02.99 KR 99 9905587

(71) Applicant: **LG PHILIPS LCD CO LTD**

(72) Inventor: **SEO SEONG MOH**
SHIN HYUN HO
KIM KYEONG JIN
LEE YUN BOK
KIM JEOM JAE

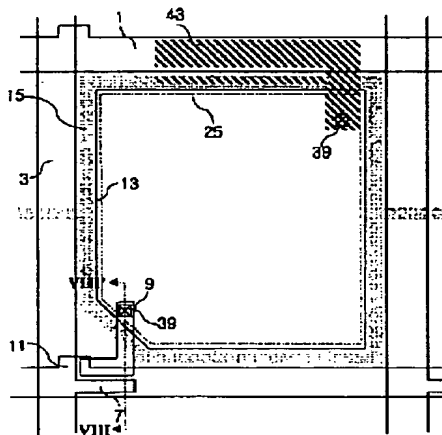
(54) **MULTIDOMAIN LIQUID CRYSTAL DISPLAY
ELEMENT**

COPYRIGHT: (C)2000,JPO

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a multidomain liquid crystal display element of which processes are simplified and multidomain effect is exhibited.

SOLUTION: The multidomain liquid crystal display element is composed of a first substrate and a second substrate facing each other, a liquid crystal layer formed between the first substrate and the second substrate, a plurality of gate wiring 1 and data wiring 3 formed on the first substrate lengthwise and crosswise and defining pixel regions, a pixel electrode 13 integrally formed in the pixel region, a common auxiliary electrode 15 which is formed in the same layer as the gate wirings 1 and is formed so as to surround the pixel electrode 13.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-194016

(P2000-194016A)

(43) 公開日 平成12年7月14日 (2000.7.14)

(51) Int.Cl. ⁷	識別記号	F I	テーマコード (参考)
G 0 2 F 1/1365		G 0 2 F 1/136	5 0 0
G 0 9 F 9/30	3 3 8	G 0 9 F 9/30	3 3 8

審査請求 未請求 請求項の数31 O L (全 12 頁)

(21) 出願番号 特願平11-351144
(22) 出願日 平成11年12月10日 (1999. 12. 10)
(31) 優先権主張番号 1 9 9 8 - 5 4 5 5 7
(32) 優先日 平成10年12月11日 (1998. 12. 11)
(33) 優先権主張国 韓国 (K R)
(31) 優先権主張番号 1 9 9 9 - 0 5 5 8 7
(32) 優先日 平成11年2月19日 (1999. 2. 19)
(33) 優先権主張国 韓国 (K R)

(71) 出願人 599127667
エルジー フィリップス エルシーディー
カンパニー リミテッド
大韓民国 ソウル, ヨンドンポーク,
ヨイドードン 20
(72) 発明者 ソン モウ セオ
大韓民国 インチョン-クァンユク市 ヨ
ウンス區 スンハク洞 (番地なし) ア
ジュアパート 102-1405
(74) 代理人 100109726
弁理士 園田 吉隆 (外1名)

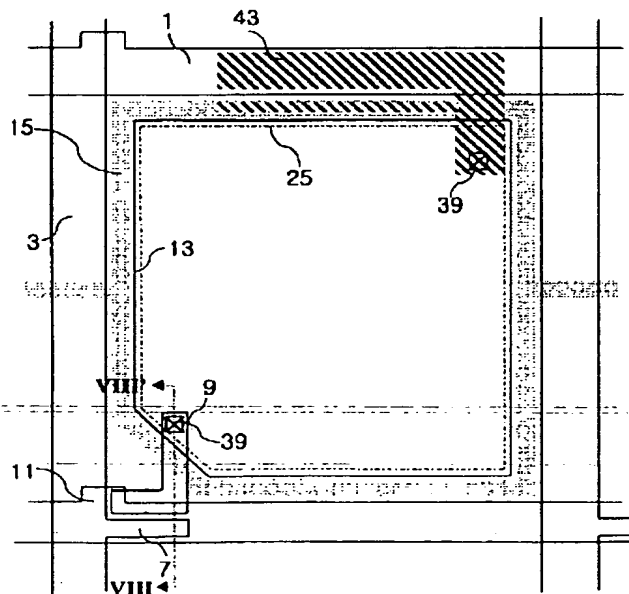
最終頁に続く

(54) 【発明の名称】 マルチドメイン液晶表示素子

(57) 【要約】

【課題】 工程を単純化してマルチドメイン効果を発揮したマルチドメイン液晶表示素子を提供する。

【解決手段】 対向する第1基板及び第2基板と、前記第1基板と第2基板との間に形成された液晶層と、前記第1基板上に縦横に形成されて画素領域を定義する複数のゲート配線1及びデータ配線3と、前記画素領域内で一体に形成されている画素電極13と、前記ゲート配線と同一層に形成され、前記画素電極13を囲むように形成されている共通補助電極15とからマルチドメイン液晶表示素子を構成する。



【特許請求の範囲】

【請求項 1】 対向配置された第 1 基板及び第 2 基板と、該第 1 基板と第 2 基板との間に形成された液晶層と、前記第 1 基板上に縦横に形成されて画素領域を定義する複数のゲート配線及びデータ配線と、前記画素領域内に一体に形成された画素電極と、前記ゲート配線と同一層に形成され、前記画素領域を囲むように形成された共通補助電極と、前記第 1 基板全体に形成されたゲート絶縁膜と、該ゲート絶縁膜上に第 1 基板全体に形成された保護膜と、前記第 2 基板上に形成された遮光層と、該遮光層上に形成されたカラーフィルター層と、該カラーフィルター層上に形成された共通電極と、前記第 1 基板及び第 2 基板の少なくとも一方の基板上に形成された配向膜とからなるマルチドメイン液晶表示素子。

【請求項 2】 前記保護膜の下で前記画素電極に連結され、前記ゲート配線とオーバーラップするように形成されたストレージ電極をさらに含むことを特徴とする請求項 1 記載のマルチドメイン液晶表示素子。

【請求項 3】 前記保護膜の下で前記画素電極に連結され、前記共通補助電極とオーバーラップするように形成されたストレージ電極をさらに含むことを特徴とする請求項 1 記載のマルチドメイン液晶表示素子。

【請求項 4】 前記画素電極が、前記共通補助電極とオーバーラップするように形成されていることを特徴とする請求項 1 記載のマルチドメイン液晶表示素子。

【請求項 5】 前記遮光層が、前記共通補助電極とオーバーラップするように形成されていることを特徴とする請求項 4 記載のマルチドメイン液晶表示素子。

【請求項 6】 前記画素電極が、前記共通補助電極とオーバーラップしていないことを特徴とする請求項 1 記載のマルチドメイン液晶表示素子。

【請求項 7】 前記遮光層が、前記画素電極とオーバーラップしていることを特徴とする請求項 6 記載のマルチドメイン液晶表示素子。

【請求項 8】 前記ゲート絶縁膜と保護膜とが、前記共通補助電極以外の領域に形成されていることを特徴とする請求項 6 記載のマルチドメイン液晶表示素子。

【請求項 9】 前記共通補助電極が、前記共通電極と電気的に連結されていることを特徴とする請求項 1 記載のマルチドメイン液晶表示素子。

【請求項 10】 前記画素電極上に電界歪曲用の誘電体構造物をさらに含むことを特徴とする請求項 1 記載のマルチドメイン液晶表示素子。

【請求項 11】 前記共通電極上に電界歪曲用の誘電体構造物をさらに含むことを特徴とする請求項 1 記載のマルチドメイン液晶表示素子。

【請求項 12】 前記画素電極が、その内部に電界誘導窓を有していることを特徴とする請求項 1 記載のマルチドメイン液晶表示素子。

【請求項 13】 前記保護膜が、その内部に電界誘導窓

を有していることを特徴とする請求項 1 記載のマルチドメイン液晶表示素子。

【請求項 14】 前記ゲート絶縁膜が、その内部に電界誘導窓を有していることを特徴とする請求項 1 記載のマルチドメイン液晶表示素子。

【請求項 15】 前記共通電極が、その内部に電界誘導窓を有していることを特徴とする請求項 1 記載のマルチドメイン液晶表示素子。

【請求項 16】 前記カラーフィルター層が、その表面に電界誘導窓を有していることを特徴とする請求項 1 記載のマルチドメイン液晶表示素子。

【請求項 17】 前記カラーフィルター層上にオーバーコート層をさらに含むことを特徴とする請求項 1 記載のマルチドメイン液晶表示素子。

【請求項 18】 前記オーバーコート層が、その内部に電界誘導窓を有していることを特徴とする請求項 17 記載のマルチドメイン液晶表示素子。

【請求項 19】 前記保護膜を構成する物質が、ベンゾシクロブテン(BCB:BenzoCycloButene)、アクリル樹脂及びポリイミド化合物からなる一群から選択されることを特徴とする請求項 1 記載のマルチドメイン液晶表示素子。

【請求項 20】 前記保護膜を構成する物質が、 SiNx 及び SiOx からなる一群から選択されることを特徴とする請求項 1 記載のマルチドメイン液晶表示素子。

【請求項 21】 前記共通補助電極を構成する物質が、酸化錫インジウム(ITO:indium tin oxide)、Al、Mo、Cr、Ta、Ti及びAl合金からなる一群から選択されることを特徴とする請求項 1 記載のマルチドメイン液晶表示素子。

【請求項 22】 前記画素領域が、少なくとも二つの領域に分割され、前記液晶層の液晶分子が各領域上で互いに異なる駆動特性を示すことを特徴とする請求項 1 記載のマルチドメイン液晶表示素子。

【請求項 23】 前記配向膜が、少なくとも二つの領域に分割され、前記液晶層の液晶分子が各領域上で互いに異なる配向特性を示すことを特徴とする請求項 1 記載のマルチドメイン液晶表示素子。

【請求項 24】 前記配向膜の領域の中で、少なくとも一つの領域が配向処理されていることを特徴とする請求項 23 記載のマルチドメイン液晶表示素子。

【請求項 25】 前記配向膜のいずれの領域も配向処理されていないことを特徴とする請求項 23 記載のマルチドメイン液晶表示素子。

【請求項 26】 前記液晶層を構成する液晶が、陽又は陰の誘電率異方性を有する液晶であることを特徴とする請求項 1 記載のマルチドメイン液晶表示素子。

【請求項 27】 前記第 1 基板及び第 2 基板の少なくとも一方の基板上に陰性の一軸性フィルムがさらに形成されていることを特徴とする請求項 1 記載のマルチドメイ

ン液晶表示素子。

【請求項 28】 前記第 1 基板及び第 2 基板の少なくとも一方の基板上に陰性の二軸性フィルムがさらに形成されていることを特徴とする請求項 1 記載のマルチドメイン液晶表示素子。

【請求項 29】 前記液晶層が、カイラルドパントを含むことを特徴とする請求項 1 記載のマルチドメイン液晶表示素子。

【請求項 30】 対向配置された第 1 基板及び第 2 基板と、該第 1 基板と第 2 基板との間に形成されている液晶層と、前記第 1 基板上に縦横に形成されて画素領域を定義する複数のゲート配線及びデータ配線と、前記画素領域内に一体に形成されている画素電極と、前記ゲート配線と同一層に形成され、前記画素電極を囲むように形成されている共通補助電極とからなるマルチドメイン液晶表示素子。

【請求項 31】 対向配置された第 1 基板及び第 2 基板と、該第 1 基板と第 2 基板との間に形成されている液晶層と、前記第 1 基板上に縦横に形成されて画素領域を定義する複数のゲート配線及びデータ配線と、前記ゲート配線とデータ配線との交差点に形成されている L 字薄膜トランジスタ (L-lined Thin Film Transistor) と、前記画素領域内に一体に形成されている画素電極と、前記ゲート配線と同一層に形成され、前記画素領域を囲むように形成された共通補助電極と、前記第 1 基板全体にわたって形成されたゲート絶縁膜と、該ゲート絶縁膜上に第 1 基板全体にわたって形成された保護膜と、前記第 2 基板上に形成された遮光層と、該遮光層上に形成されたカラーフィルター層と、該カラーフィルター層上に形成された共通電極と、前記第 1 基板及び第 2 基板の少なくとも一方の基板上に形成された配向膜とからなるマルチドメイン液晶表示素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は液晶表示素子に関するものであって、特に、ゲート配線と同一層で画素領域を囲むように共通補助電極を形成して電界を歪曲させるマルチドメイン液晶表示素子 (multi-domain liquid crystal display device) に関する。

【0002】

【従来の技術】 最近、液晶を配向することなく、画素電極と電気的に絶縁されている補助電極により液晶を駆動する液晶表示素子が提案されている。図 1 は、従来の液晶表示素子の単位画素の断面図である。

【0003】 従来の液晶表示素子は、第 1 基板及び第 2 基板を具備し、第 1 基板上には、縦横に形成されて第 1 基板を複数の画素領域に分ける複数のデータ配線及びゲート配線と、前記画素領域の各々に形成され、ゲート電極、ゲート絶縁膜、半導体層、オーミックコンタクト層 (ohmic contact layer) 及びソース／ドレイン電極などが

ら構成されている薄膜トランジスタ (Thin Film Transistor : TFT) と、前記第 1 基板全体にわたって形成された保護膜 (37) と、この保護膜 (37) 上からドレイン電極に連結するように形成された画素電極 (13) と、前記ゲート絶縁膜上に画素電極 (13) の一部と重なるように形成された補助電極 (21) とが設けられている。

【0004】 また、前記第 2 基板上には、前記ゲート配線、データ配線及び薄膜トランジスタから漏洩する光を遮断する遮光層 (25) と、前記遮光層 (25) 上に形成されているカラーフィルター層 (23) と、前記カラーフィルター層 (23) 上に形成されている共通電極 (17) と、第 1 基板と第 2 基板との間に形成されている液晶層とが設けられている。

【0005】 画素電極 (13) の周りに形成されている補助電極 (21) と共通電極 (17) のオープン領域 (27) は、前記液晶層に印加される電場を歪曲させて単位画素内で液晶分子を多様に駆動する。これは、前記液晶表示素子に電圧を印加すると、歪曲した電場による誘電エネルギーによって、液晶の方向子が所望の方向に向けられることを意味している。

【0006】 しかし、このような従来の液晶表示素子は、マルチドメイン効果を得るために、共通電極 (17) にオープン領域 (27) を設ける必要があり、このため、液晶表示素子の製造工程中に、共通電極 (17) をパターニングする工程を追加しなければならない。また、前記オープン領域がないものや、その幅が狭いものは、ドメイン分割に必要な電場の歪曲程度が弱いので、液晶の方向子 (director) が安定な状態に至る時間が、相対的に長くなるという問題点がある。

【0007】

【発明が解決しようとする課題】 本発明は前記従来技術の問題点に鑑みてなされたものであって、ゲート配線と同一層で画素領域を囲むように共通補助電極を形成し、工程を単純化してマルチドメイン効果を発揮するマルチドメイン液晶表示素子を提供することを目的とする。

【0008】

【課題を解決するための手段】 前記目的を達成するため、本発明によるマルチドメイン液晶表示素子は、対向する第 1 基板及び第 2 基板と、該第 1 基板と第 2 基板との間に形成した液晶層と、前記第 1 基板上に縦横に形成されて画素領域を定義する複数のゲート配線及びデータ配線と、前記画素領域内に一体に形成された画素電極と、前記ゲート配線と同一層に形成され、前記画素領域を囲むように形成された共通補助電極と、前記第 1 基板全体に形成されたゲート絶縁膜と、該ゲート絶縁膜上に第 1 基板全体に形成された保護膜と、前記第 2 基板上に形成された遮光層と、該遮光層上に形成されたカラーフィルター層と、該カラーフィルター層上に形成された共通電極と、前記第 1 基板及び第 2 基板の少なくとも一方の基板上に形成された配向膜とからなる。

【0009】前記マルチドメイン液晶表示素子は、前記保護膜の下から前記画素電極に連結され、前記ゲート配線又は共通補助電極とオーバーラップするように形成されているストレージ電極とをさらに含んでもよい。前記液晶は、陽又は陰の誘電率の異方性を有する液晶であり、液晶層はカイラルドパントを含む。

【0010】

【発明の実施の形態】以下、図面を参照して本発明によるマルチドメイン液晶表示素子を詳細に説明する。図2及び図3は本発明の第1実施形態によるマルチドメイン液晶表示素子の平面図であり、図4は前記図2の線I-I'による断面図、図5～図8は前記図2の線II-II'による断面図である。

【0011】図5～図8に示したように、本発明のマルチドメイン液晶表示素子は、第1基板(31)及び第2基板(33)を具備している。前記第1基板(31)上には、縦横に形成されて該第1基板(31)を複数の画素領域に分ける複数のデータ配線(3)及びゲート配線(1)と、該ゲート配線(1)と同一層に形成されて電界を歪曲させる共通補助電極(15)と、第1基板(31)上の画素領域の各々に形成され、ゲート電極(11)、ゲート絶縁膜(35)、半導体層(5)、オーミックコンタクト層及びソース/ドレイン電極(7, 9)などからなる薄膜トランジスタと、前記第1基板(31)全体に形成された保護膜(37)と、該保護膜(31)上に配置され前記ドレイン電極(9)に連結された画素電極(13)とが設けられている。

【0012】前記第2基板(33)上には、ゲート配線(1)、データ配線(3)及び薄膜トランジスタから漏洩する光を遮断する遮光層(25)と、該遮光層(25)上に形成されたカラーフィルター層(23)と、該カラーフィルター層上に形成された共通電極(17)と、第1基板(31)と第2基板(33)との間に形成された液晶層とが設けられている。

【0013】このような構造のマルチドメイン液晶表示素子を製造するためには、まず、第1基板(31)の画素領域の各々にゲート電極(11)、ゲート絶縁膜(35)、半導体層(5)、オーミック接触層及びソース/ドレイン電極(7, 9)からなる薄膜トランジスタを形成する。この際に、第1基板を複数の画素領域に分ける複数のゲート配線(1)及びデータ配線(3)が形成される。

【0014】前記ゲート電極(11)、ゲート配線(1)は、Al, Mo, Cr, Ta又はAl合金などのような金属をスパッタリング方法で積層した後、パターニングして形成し、同時に、共通補助電極(15)を、画素領域を囲むように形成する。その上にゲート絶縁膜(35)をSiNx又はSiOxをプラズマCVD方法(PECVD)で積層した後、パターニングして形成する。次いで、半導体層(5)及びオーミックコンタクト層は、各々a-Si及びn+a-SiをプラズマCVD方法で積層した後、パターニングして形成する。また、他の方法には、ゲート絶縁膜(35)、a-Si及びn+a-

SiをプラズマCVD法によって連続蒸着してパターニングする。その後、Al, Mo, Cr, Ta又はAl合金などのような金属をスパッタリング方法で積層した後に、データ配線(3)及びソース/ドレイン電極(7, 9)をパターニングによって形成する。

【0015】この際に、ストレージ電極(43)を、前記ゲート配線(1)及び/又は共通補助電極(15)とオーバーラップするように同時に形成する。このストレージ電極(43)は前記ゲート配線(1)及び/又は共通補助電極(15)とともにストレージコンデンサの役割を果たす。

【0016】次いで、第1基板(31)全体にかけてベンゾシクロブテン(BCB: BenzoCycloButene)、アクリル樹脂、ポリイミド化合物、SiNx又はSiOxなどの物質からなる保護膜(37)を形成し、酸化錫インジウム(ITO: indium tin oxide), Al又はCrなどのような金属をスパッタリング方法で積層してからパターニングして画素電極(13)を形成する。該画素電極(13)はコンタクトホール(39)を通して前記ドレイン電極(9)及びストレージ電極(43)に連結される。

【0017】前記共通補助電極(15)は、前記ゲート配線(1)と同一物質を用いて形成する場合には、同一のマスクで前記ゲート配線(1)と同一層に形成して前記共通電極(17)と電気的に連結する。これに代えて、追加のマスクを用いて他の金属で構成するか、互いに異なる二重の層に構成することもできる。

【0018】第2基板(33)上には遮光層(25)を形成し、R, G, B(Red, Green, Blue)素子が画素ごとに繰り返されるようにカラーフィルター層(23)を形成する。このカラーフィルター層(23)上に感光性物質を積層した後、フォトリソグラフィでパターニングし、様々な形状に誘電体構造物(53)を形成する。次いで、共通電極(17)を画素電極(13)と同様にITOなどのような透明電極から形成し、それから前記第1基板(31)と第2基板(33)との間に液晶を注入することによって、マルチドメイン液晶表示素子を完成する。

【0019】前記誘電体構造物(53)を構成する物質は、前記液晶層の誘電率と同一か、またはそれよりも小さな誘電率を有しているものがよく、3以下であることが好ましく、その例として、アクリル(photoacrylate)又はBCBのような物質をあげることができる。

【0020】前記共通補助電極(15)に電圧(Vcom)を印加する方法は、第1基板(31)上で液晶表示素子の駆動領域の各角にAgドットニング(Ag-Dotting)部を形成することによって、第2基板(33)に電界を印加して上下の電位差により液晶を駆動させる。前記各角のAgドットニング部と共通補助電極(15)とに連結して電圧(Vcom)を印加し、その工程は前記共通補助電極(15)を形成することと同時にされる。

【0021】さらに、前記第1基板(31)又は第2基板

(33) の少なくとも一方の基板上に、高分子を延伸して位相差のフィルム (29) を形成する。

【0022】前記位相差のフィルム (29) は、光軸が一つの軸性物質から構成された、陰性の軸性フィルム (negative uniaxial film) であり、基板に垂直な方向と視野角の変化による方向から使用者が感じる位相差を補償する役割を果たす。したがって、階調反転 (gray inversion) の無い領域を広め、傾斜方向からコントラスト比 (contrast ratio) を高め、一つの画素をマルチドメインに形成することにより、一層効果的に左右方向の視野角を補償することができる。

【0023】本発明のマルチドメイン液晶表示素子において、前記陰性の軸性フィルム以外に、位相差のフィルムとして陰性の二軸性フィルム (negative biaxial film) を形成してもよい。光軸が二つの二軸性物質から構成される陰性の二軸性フィルムは、前記軸性フィルムに比べて、広い視野角 (viewing angle) 特性を得ることができる。また、前記位相差フィルムを付着した後に、両基板に偏光子 (polarizer) (図示せず) を付着してもよく、この場合には、前記偏光子は前記位相差フィルムと一体に形成してもよい。

【0024】図 2 に示したマルチドメイン液晶表示素子は、画素電極 (13) を遮光層 (25) および共通補助電極 (15) とオーバーラップするように形成することによって高い開口率を有している。ストレージ電極 (43) は、ゲート配線 (1) とオーバーラップしてストレージコンデンサを形成している。前記ストレージ電極 (43) と前記共通補助電極 (15) とをオーバーラップするように形成することもできる。

【0025】図 5 及び図 6 は、前記共通電極 (17) 上に誘電体構造物 (53) を形成した実施形態であり、図 7 及び図 8 は、前記共通電極 (17) 内に電界誘導窓 (51) を形成した実施形態である。また、図 5 及び図 7 は、前記保護膜 (37) を SiNx 又は SiOx のような物質から形成した実施形態であり、図 6 及び図 8 は、BCB、アクリル樹脂 (acrylic resin) 又はポリイミド化合物から形成して平坦化した実施形態である。

【0026】図 9 及び図 10 は、本発明の第 2 実施形態によるマルチドメイン液晶表示素子の平面図であり、図 11 及び 12 は、図 10 の線 III-III' による断面図であり、図 13 ～ 16 は、図 9 の線 IV-IV' による断面図である。

【0027】図 11 ～ 16 において、画素電極 (13) は共通補助電極 (15) とオーバーラップしておらず、遮光層 (25) は前記画素電極 (13) とオーバーラップするように形成されている。この際、前記共通補助電極 (15) 上に形成されているゲート絶縁膜 (35) と保護膜 (37) とを除去して、画素電極 (13) に印加される共通補助電極 (15) の電界を強くすれば、この共通補助電極 (15) と画素電極 (13) とが同一の平面にあるものと同様な効果

を得ることができる。図 11 は共通補助電極 (15) の一部分が露出するようにゲート絶縁膜 (35) と保護膜 (37) とを除去した構造であり、図 12 は共通補助電極 (15) が完全に露出するようにした構造である。

【0028】ストレージ電極 (43) はゲート配線 (1) とオーバーラップしてストレージコンデンサを形成している。前記ストレージ電極 (43) を前記共通補助電極 (15) とオーバーラップするように形成することもできる。

【0029】図 13 及び図 14 は、前記共通電極 (17) 上に誘電体構造物 (53) を形成した実施形態であり、図 15 及び図 16 は、前記共通電極 (17) 内に電界誘導窓 (51) を形成した実施形態である。また、図 13 及び図 15 は、前記保護膜 (37) を SiNx 又は SiOx のような物質から形成した実施形態であり、図 14 及び図 16 は、BCB、アクリル樹脂又はポリイミド化合物から形成して平坦化した実施形態である。

【0030】図 17 は、本発明の第 3 実施形態によるマルチドメイン液晶表示素子の平面図であり、図 18 は図 17 の線 V-V' による断面図であり、図 19 ～ 図 22 は、図 17 の線 VI-VI' による断面図である。

【0031】これらの実施形態の液晶表示素子は、上下一対の画素電極 (13) 等を、ストレージ電極 (43) を共有する共通補助電極 (15) 上に形成した構造であって、図 2 ～ 図 8 に示した液晶表示素子より開口率を向上させることができる。また、画素電極 (13) を共通補助電極 (15) とオーバーラップするように形成し、遮光層 (25) を前記共通補助電極とオーバーラップさせ、ストレージ電極 (43) が共通補助電極 (15) とストレージコンデンサを形成している。

【0032】図 19 及び図 20 は、前記共通電極 (17) 上に誘電体構造物 (53) を形成した実施形態であり、図 21 及び図 22 は、前記共通電極 (17) 内に電界誘導窓 (51) を形成した実施形態である。また、図 19 及び図 21 は、前記ゲート/データ配線 (1), (3) 及び薄膜トランジスタ上に遮光層 (25) を形成した実施形態であり、図 20 及び図 22 は、薄膜トランジスタ上にのみ遮光層 (25) を形成した実施形態である。

【0033】図 23 及び図 24 は、本発明の第 4 実施形態によるマルチドメイン液晶表示素子の平面図であり、図 25 及び図 26 は、図 24 の線 VII-VII' による断面図である。

【0034】前記液晶表示素子は、次のような部分を除いては、同一に構成されている。画素電極 (13) と共通補助電極 (15) とがオーバーラップしていない一方、遮光層 (25) は前記画素電極 (13) とオーバーラップするように形成されている。ここで、前記共通補助電極 (15) 上に形成されているゲート絶縁膜と保護膜とを除去し、画素電極 (13) に印加される共通補助電極 (15) の電界を強くすることにより、前記共通補助電極 (15) と画素電

極(13)が同一平面上にあるものと同様な効果を得ることができる。図25は、共通補助電極の一部分が露出するようにゲート絶縁膜(35)と保護膜(37)とを除去した構造であり、図26は、共通補助電極(15)が完全に露出するようにした構造である。

【0035】図27は、本発明の第5実施形態によるマルチドメイン液晶表示素子の平面図であり、図28は図27の線VIII-VIII'による断面図である。この第5実施形態は、高開口率の薄膜トランジスタ構造であって、トランジスタ以外は本発明の第2実施形態と同一であり、共通補助電極(15)上にもストレージ電極(43)を形成し、ストレージコンデンサを拡張させる効果を得ることができる。前記共通補助電極(15)と画素電極(13)とをオーバーラップさせた構造も可能である。

【0036】図29は、本発明の第6実施形態によるマルチドメイン液晶表示素子の平面図である。この第6実施形態は、高開口率のL字薄膜トランジスタ(L-lined Thin Film Transistor)構造であって、トランジスタ以外は本発明の第4実施形態と同一であり、前記共通補助電極(15)と画素電極(13)とをオーバーラップさせた構造も可能である。

【0037】前記L字TFTはゲート配線(1)上にL字形状にTFTを形成することによって、前述した他の実施形態等と比べて、開口率を向上する効果があり、ゲート配線(1)とドレイン電極(9)との間で発生する寄生容量を減らすことができる。

【0038】図30～図36は、本発明の一実施形態による様々な電界誘導窓又は誘電体構造物を示す図面である。本発明のマルチドメイン液晶表示素子は、前記画素電極及び／又は共通電極上に誘電体構造物(53)を形成するか、前記画素電極、保護膜、ゲート絶縁膜、カラーフィルター層、オーバーコート層及び／又は共通電極をパターンニングし、その内部にホール又はスリットのような電界誘導窓(51)を形成することによって電界歪曲という効果及びマルチドメインを発揮する。

【0039】前記電界誘導窓(51)又は誘電体構造物(53)は、横方向、縦方向又は両対角線方向に細長くパターンニングして2ドメインに分割した効果を出すか、×形状、+形状、菱形状、くし目の形状、ダブルY(図36)の形状及び×と+形状を同時にパターンニングして4ドメイン及びマルチドメインに分割した効果を発揮し、前記第1及び第2基板の内、少なくとも一方の基板上に形成するか、両基板上に独立的に又は混用して適用することも可能である。

【0040】さらに、本発明のマルチドメイン液晶表示素子では、前記第1基板及び／又は第2基板全体にわたって、配向膜(図示せず)を形成している。ここで、前記配向膜を構成する配向物質としては、ポリアミド又はポリイミド系化合物、ポリビニルアルコール、ポリアミド酸又はSiO₂などの物質を用いている。この配向物質

は、ラビング法を用いて配向方向を決定する場合、その他のラビング処理に適宜な物質であるなら、いかなるものであっても適用可能である。

【0041】また、前記配向膜を光反応性のある物質、即ち、ポリビニルシンナメート(PVCN: polyvinylcinnamate)、ポリシロキサンシンナメート(PSCN: polysiloxanecinnamate)、又はセルロースシンナメート(CelCN: cellulosecinnamate)系化合物などの物質から構成して光配向膜を形成することもでき、その他の光配向処理に適宜な物質であるなら、いかなるものであっても適用可能である。前記光配向膜には、光を少なくとも1回照射し、液晶分子の方向子が成すプリチルト角(pretilt angle)及び配向方向(alignment direction)又はプリチルト方向(pretilt direction)を同時に決定し、それによる液晶の配向安定性を確保する。このような光配向に用いられる光は、紫外線領域の光が適しており、非偏光、線偏光及び部分偏光された光のいずれを用いてもよい。

【0042】前記ラビング法又は光配向法は、第1基板又は第2基板のいずれかの基板のみに適用するか、これらの基板の両方に適用してもよく、両基板に互いに異なる配向処理をするか、配向膜のみを形成し、配向処理をしないことも可能である。

【0043】また、前記配向処理をすることによって、少なくとも二つの領域に分割されたマルチドメイン液晶表示素子を形成し、液晶層の液晶分子が各領域上で互いに異なる方向に配向することができる。即ち、各画素を+形状又は×形状のように四つの領域に分割するか、横方向、縦方向又は両対角線方向に分割し、各領域における各基板の配向処理又は配向方向を異なるように形成することによって、マルチドメイン効果が発揮される。分割された領域の内、少なくとも一つの領域を非配向の領域にしてもよく、全ての領域を非配向の領域にすることも可能である。

【0044】

【発明の効果】本発明のマルチドメイン液晶表示素子は、ゲート配線と同一層に画素領域を囲むように共通補助電極を形成し、電界歪曲を誘導することによって、工程の単純化するとともに、高開口率を達成し、かつ、マルチドメイン効果を向上する効果がある。また、前記共通補助電極がゲート配線と同一層にあるので、画素電極と共通補助電極間の短絡を防止し、歩留りを向上させることができる。

【図面の簡単な説明】

【図1】 従来の液晶表示素子の断面図である。

【図2】 本発明の第1実施形態によるマルチドメイン液晶表示素子の平面図である。

【図3】 図2の液晶表示素子の平面図である。

【図4】 図2の液晶表示素子の縦断面図である。

【図5】 図2の液晶表示素子の縦断面図である。

【図6】 図2の液晶表示素子の縦断面図である。

【図 7】 図 2 の液晶表示素子の縦断面図である。

【図 8】 図 2 の液晶表示素子の縦断面図である。

【図 9】 本発明の第 2 実施形態によるマルチドメイン液晶表示素子の平面図である。

【図 10】 図 9 の液晶表示素子の平面図である。

【図 11】 図 9 の液晶表示素子の縦断面図である。

【図 12】 図 9 の液晶表示素子の縦断面図である。

【図 13】 図 9 の液晶表示素子の縦断面図である。

【図 14】 図 9 の液晶表示素子の縦断面図である。

【図 15】 図 9 の液晶表示素子の縦断面図である。

【図 16】 図 9 の液晶表示素子の縦断面図である。

【図 17】 本発明の第 3 実施形態によるマルチドメイン液晶表示素子の平面図である。

【図 18】 図 17 の液晶表示素子の縦断面図である。

【図 19】 図 17 の液晶表示素子の縦断面図である。

【図 20】 図 17 の液晶表示素子の縦断面図である。

【図 21】 図 17 の液晶表示素子の縦断面図である。

【図 22】 図 17 の液晶表示素子の縦断面図である。

【図 23】 本発明の第 4 実施形態によるマルチドメイン液晶表示素子の平面図である。

【図 24】 図 23 の液晶表示素子の平面図である。

【図 25】 図 23 の液晶表示素子の縦断面図である。

【図 26】 図 23 の液晶表示素子の縦断面図である。

【図 27】 本発明の第 5 実施形態によるマルチドメイン液晶表示素子の平面図である。

【図 28】 図 27 の液晶表示素子の縦断面図である。

【図 29】 本発明の第 6 実施形態によるマルチドメイン液晶表示素子の平面図である。

【図 30】 本発明の変形例による電界誘導窓又は誘電体構造物を示す図である。

【図 31】 図 30 と同様、他の変形例を示す図である。

【図 32】 図 30 と同様、他の変形例を示す図である。

る。

【図 33】 図 30 と同様、他の変形例を示す図である。

【図 34】 図 30 と同様、他の変形例を示す図である。

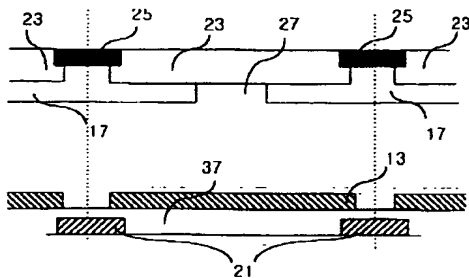
【図 35】 図 30 と同様、他の変形例を示す図である。

【図 36】 図 30 と同様、他の変形例を示す図である。

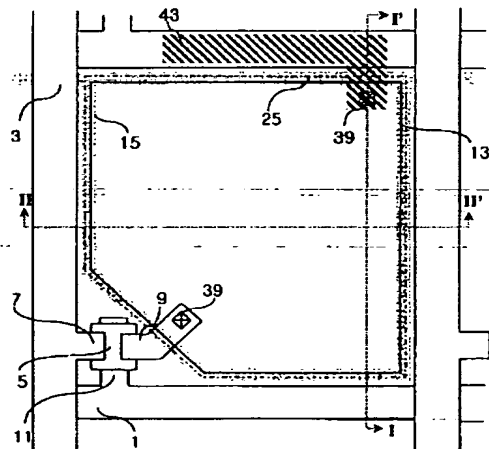
【符号の説明】

- 1 ゲート配線
- 3 データ配線
- 5 半導体層
- 7 ソース電極
- 9 ドレイン電極
- 11 ゲート電極
- 13 画素電極
- 15 共通補助電極
- 17 共通電極
- 21 補助電極
- 23 カラーフィルター層
- 25 遮光層
- 27 オープン領域
- 29 位相差のフィルム
- 31 第 1 基板
- 33 第 2 基板
- 35 ゲート絶縁膜
- 37 保護膜
- 39 コンタクトホール
- 43 ストレージ電極
- 51 電界誘導窓（ホール又はスリット）
- 53 誘電体構造物

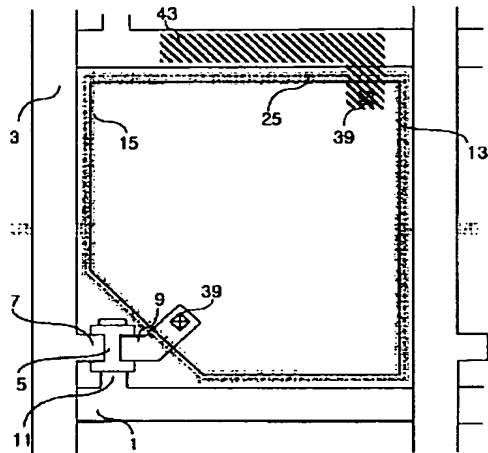
【図 1】



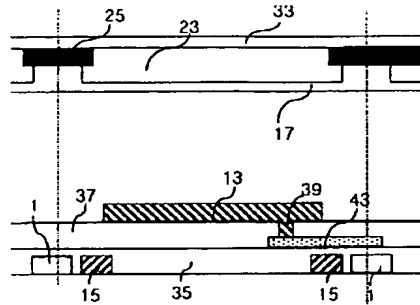
【図 2】



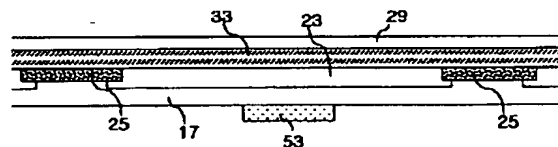
【図 3】



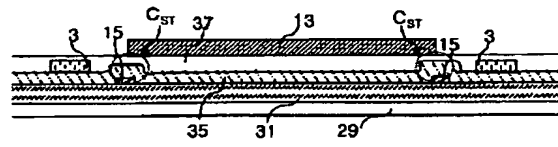
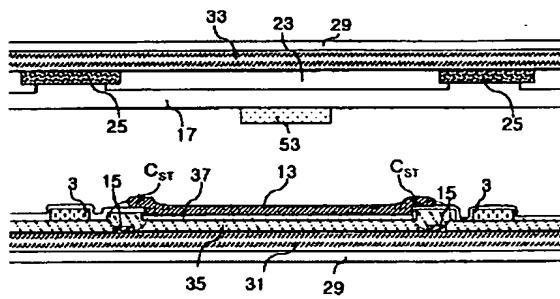
【図 4】



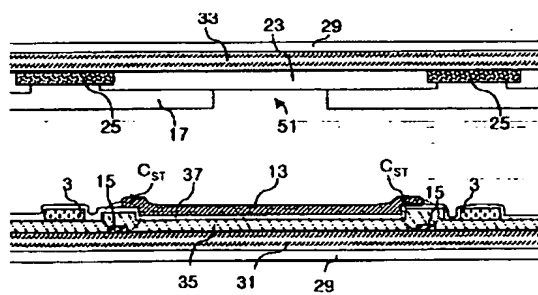
【図 6】



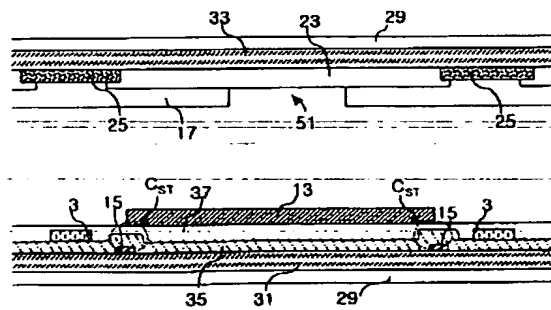
【図 5】



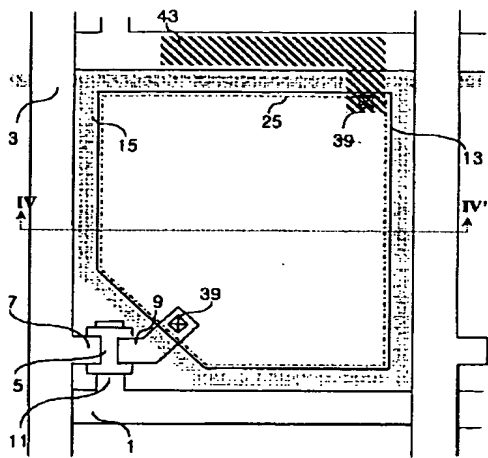
【図 7】



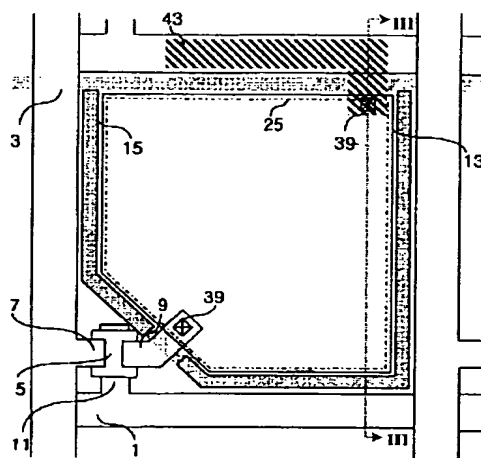
【図 8】



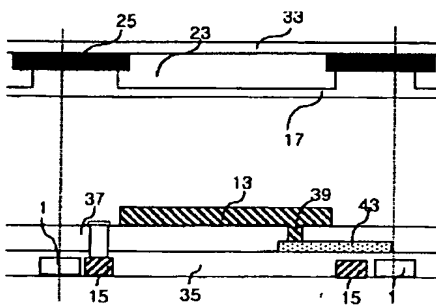
【図 9】



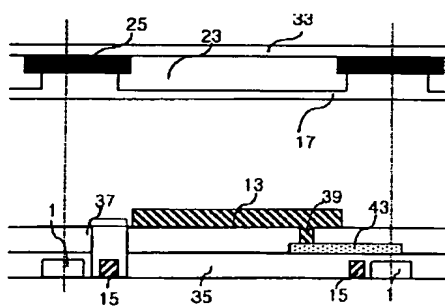
【図 10】



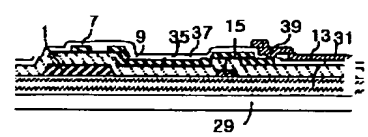
【図 11】



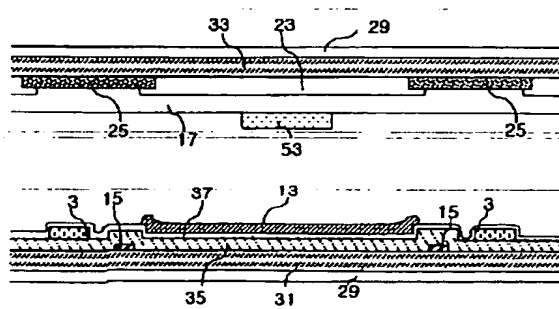
【図 12】



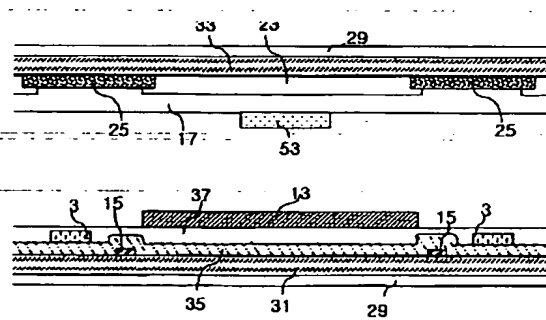
【図 28】



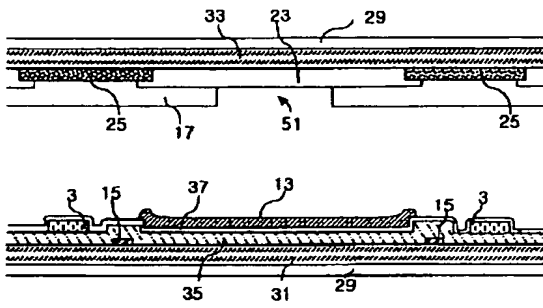
【図 13】



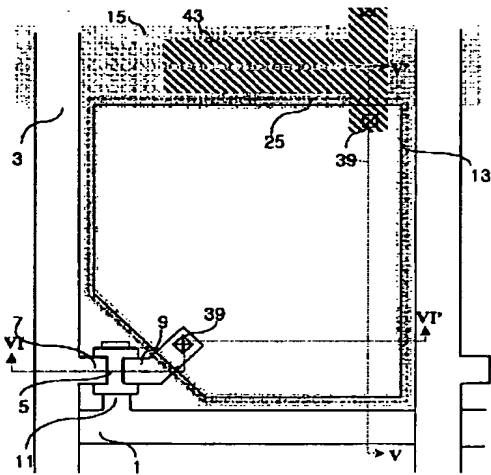
【図 14】



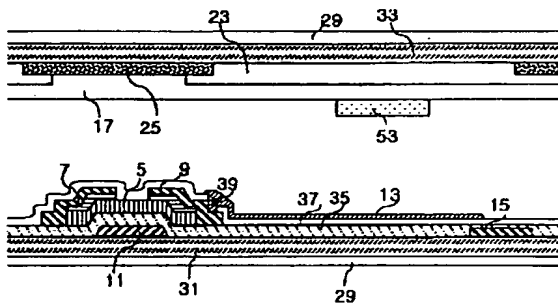
【図 15】



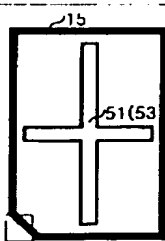
【図 17】



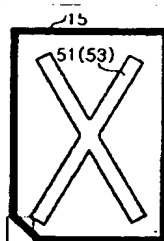
【図 19】



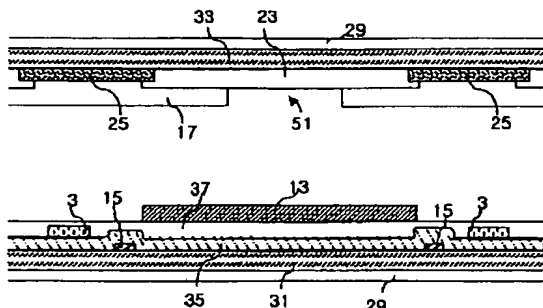
【図 3-4】



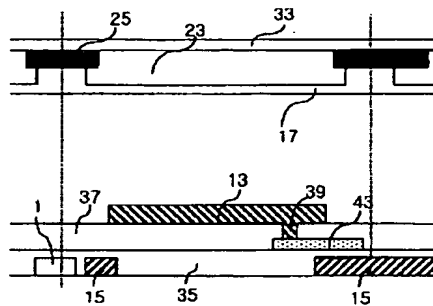
【図 3-5】



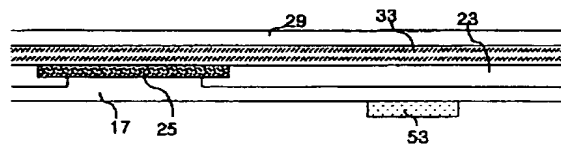
【図 16】



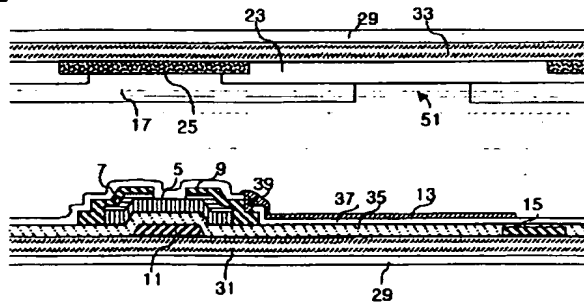
【図 18】



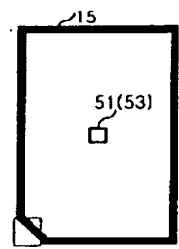
【図 20】



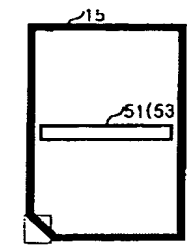
【図 21】



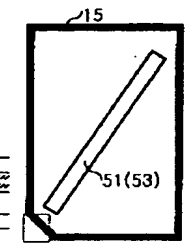
【図 30】



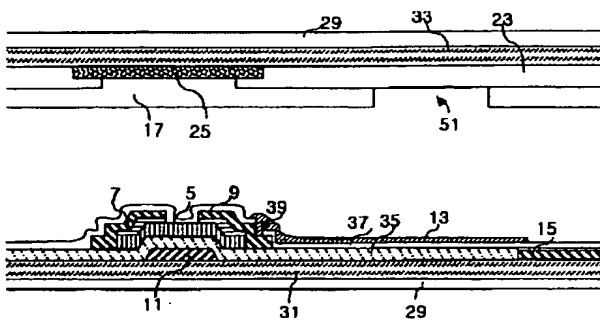
【図 32】



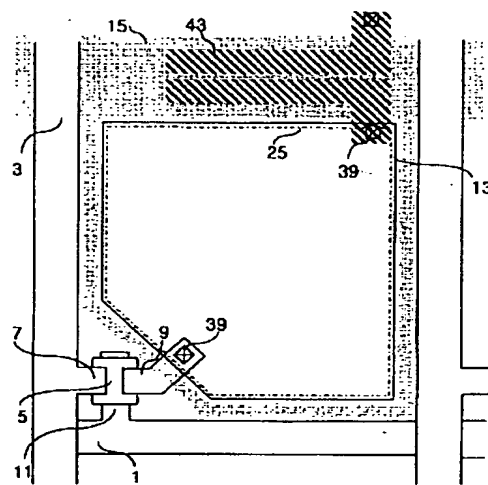
【図 33】



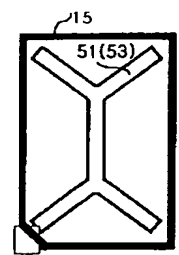
【図 22】



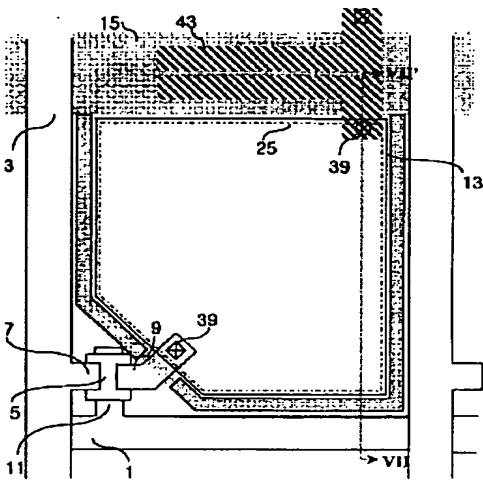
【図 23】



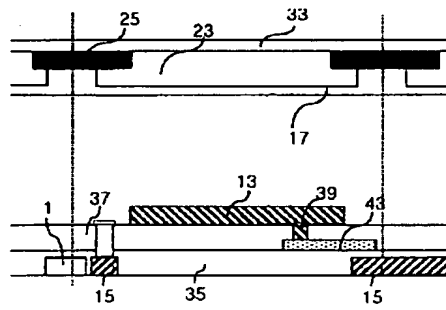
【図 36】



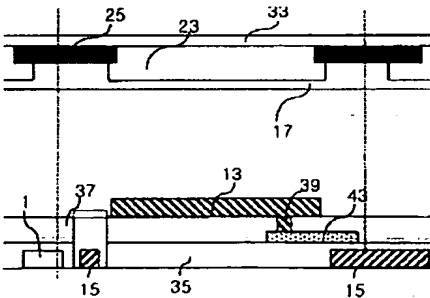
【図 24】



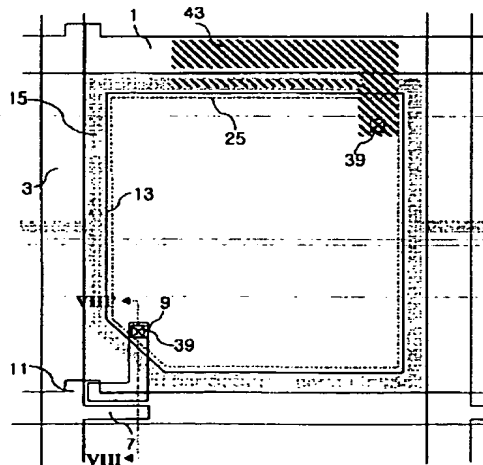
【図 25】



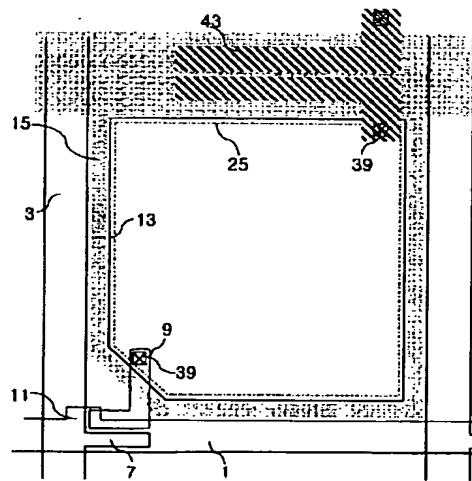
【図 26】



【図 27】



【図 29】



フロントページの続き

(72)発明者 ヒュン ホ シン
大韓民国 キュンキドー クンボ市 クム
ジュン洞 876番地 ユルコクアパート
338-1504
(72)発明者 キョン ジン キム
大韓民国 キュンキドー プチョン市 ソ
ーサ區 ソーサボン3洞 (番地なし)
ハンシンアパート 108-1210

(72)発明者 ユン ボク リー
大韓民国 キュンキドー アンヤン市 ド
ンガン區 プフン洞 (番地なし) エウ
ンハスーチュンクアパート 107-1702
(72)発明者 ジョム ジェ キム
大韓民国 ソウル ドンダエムン區 ダブ
シプリ4洞 42番地 ドンダプーハンシン
アパート 2-913